Предотвращение коллизий при мультиплексировании пакетов данных

В качестве простейшего мультиплексора пакетов данных, передаваемых на одной длине волны и поступающих с двух направлений, можно использовать двухвходовой сумматор оптических сигналов (Рис. 1, *а*). При этом, однако, должна быть уверенность в том, что пакеты не перекрываются во времени или, по крайней мере, вероятность их перекрытия пренебрежимо мала. В противном случае, как показано на рисунке, наложение пакетов (коллизия) искажает содержащуюся в них информацию.

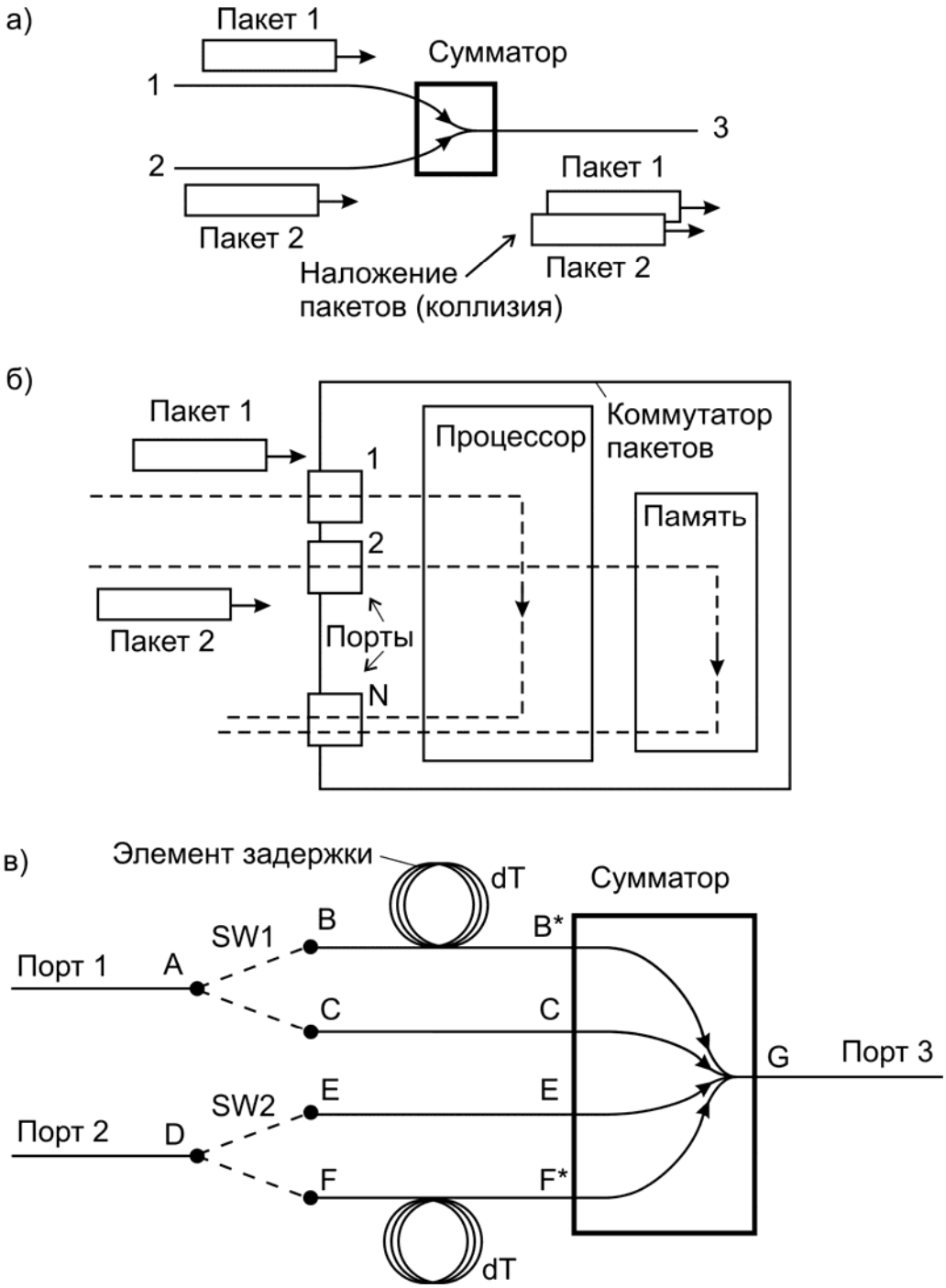

Рис. 1. Использование двухвходового оптического сумматора (*а*), микропроцессорного коммутатора (*б*) и схемы (*в*) на основе четырёхвходового оптического сумматора для мультиплексирования пакетов данных

Более сложный коммутатор пакетов (Рис. 1, *б*) содержит однонаправленные или двунаправленные порты 1 — N, процессор и память. На рисунке показано, что в порт 1 коммутатора поступает пакет 1, а за ним с небольшой задержкой в порт 2 приходит пакет 2. Оба пакета, как предполагаем, должны быть переданы коммутатором в порт N.

Алгоритм передачи может быть таким. Сначала процессор пересылает в порт N пакет 1. В ходе пересылки процессор обнаруживает поступление в порт 2 конкурирующего пакета 2. Так как порт N занят, процессор отправляет пакет 2 на временное хранение в память, которая выполняет функцию буфера. После освобождения порта N процессор извлекает из буфера пакет 2 и передаёт его в этот порт.

Таким образом, оба пакета передаются в порт N без коллизии. Недостатком такого коммутатора являются сложность и сравнительно низкая производительность. При обработке пакетов они преобразуются из оптической формы в электрическую, записываются в память, считываются из неё и вновь преобразуются в последовательность оптических сигналов.

Чтобы уменьшить потери времени на мультиплексирование, используют устройство, показанное на Рис. 1, *в* [1]. Оно содержит два быстродействующих оптических ключа SW1 и SW2, показанных в виде механических переключателей, сумматор четырёх оптических сигналов, два элемента задержки dT и схему управления ключами (на рисунке не показана).

Ключ SW1 может находиться в двух состояниях. В первом состоянии его порт A соединён с портом C, при этом входной сигнал из порта 1 устройства поступает непосредственно в сумматор и далее в выходной порт 3. Во втором состоянии ключа SW1 его порт A соединён с портом B. В этом случае входной сигнал из порта 1 устройства поступает в сумматор через верхний элемент задержки dT. Задержка равна времени прохождения пакета через порт 1 устройства. Ключ SW2 и нижний элемент задержки функционируют аналогично.

На Рис. 2 — Рис. 4 показаны диаграммы передачи пакетов через мультиплексор, представленный на Рис. 1, *в*, в разных кодовых ситуациях. Предполагаем, что пакеты перемещаются слева направо, т. е. в порт 1 сначала прибывает пакет 1, затем пакеты 2 и 3.

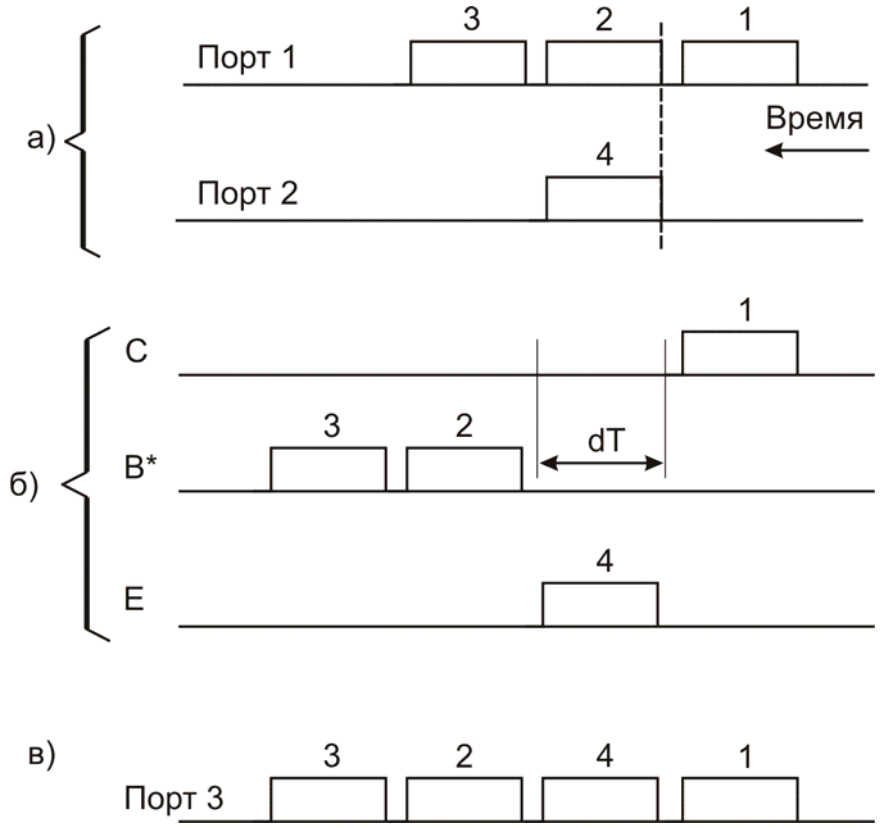

Рис. 2. Передача пакетов через мультиплексор, представленный на Рис. 1, *в* (первая кодовая ситуация)

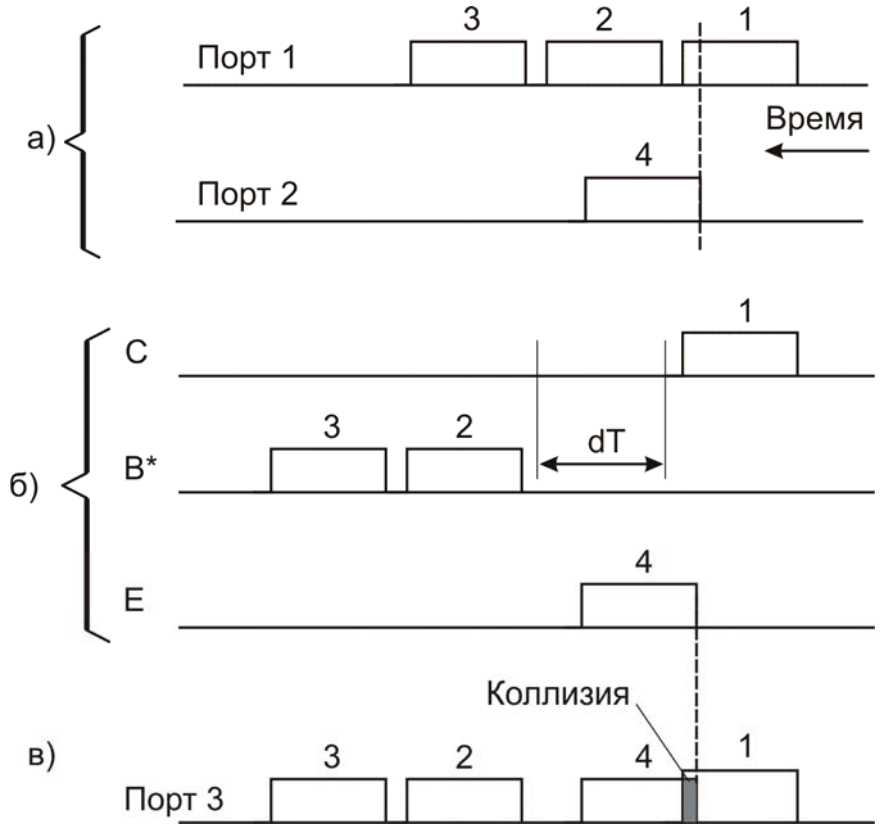

Рис. 3. Передача пакетов через мультиплексор, представленный на Рис. 1, *в* (вторая кодовая ситуация)

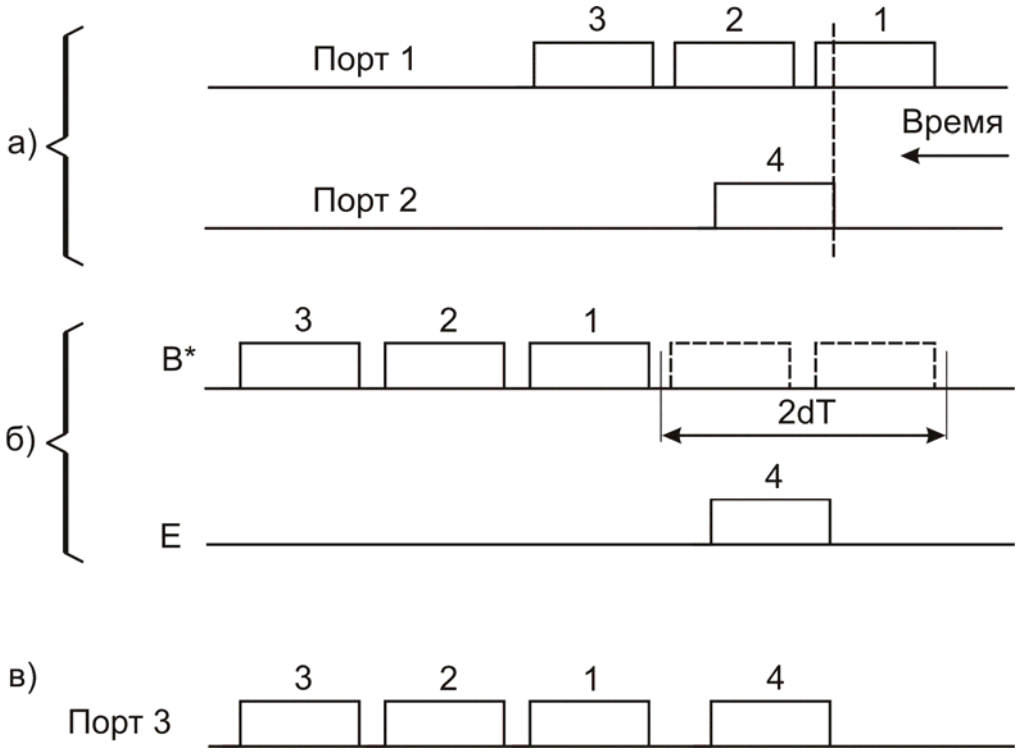

Рис. 4. Передача пакетов через мультиплексор, представленный на Рис. 1, *в* (третья кодовая ситуация)

Из диаграмм, показанных на Рис. 2, *а*, следует, что в данном примере во входные порты 1 и 2 мультиплексора сначала прибывает пакет 1, затем строго одновременно — пакеты 2 и 4, и, наконец, пакет 3. Все пакеты имеют одинаковую длину и разделены некоторыми фиксированными интервалами времени.

Для предотвращения коллизии блок управления направляет пакет 1 по короткому пути: порт 1 — порт A ключа SW1 — порт C этого ключа — порт 3. В паузу между пакетами 1 и 2 ключ SW1 переводится в верхнее положение, так что пакеты 2 и 3 направляются в верхний элемент задержки dT (Рис. 2, *б*). Полученная пауза длительностью dT используется для передачи пакета 4 по короткому пути: порт 2 — порт D ключа SW2 — порт E этого ключа — порт 3. В результате (Рис. 2, *в*) пакеты проходят на выход мультиплексора без коллизий.

Возвращаясь к Рис. 2, *а*, отметим, что положительный результат мультиплексирования получен в предположении, что пакеты синхронизированы между собой. Однако если пакеты прибывают на входы мультиплексора асинхронно, коллизии не устраняются, как показано на Рис. 3.

Чтобы исправить ситуацию, можно было бы при наличии такой возможности задержать цепочку пакетов 1 — 3 на время, равное 2dT, а освободившийся интервал использовать для передачи пакета 4 по короткому пути, как показано на Рис. 4.

С учётом этого замечания в [1] предложено усовершенствование мультиплексора, которое состоит в том, что верхний элемент задержки настроен на интервал времени 2dT, а нижний — по-прежнему на dT (Рис. 5).

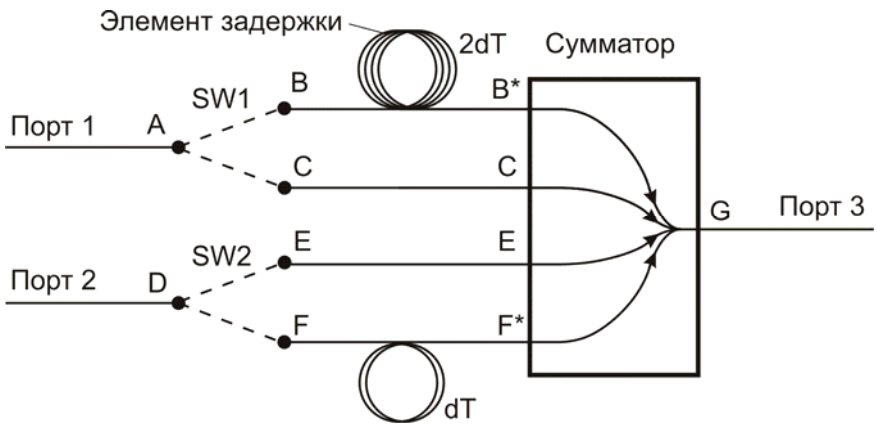

Рис. 5. Усовершенствованная структура мультиплексора

На Рис. 6 — Рис. 9 показаны диаграммы передачи пакетов через мультиплексор, представленный на Рис. 5, в разных кодовых ситуациях.

Диаграммы, показанные на Рис. 6, соответствует синхронному поступлению пакетов. Пакет 4 задерживается на время dT, а пакеты 2 и 3 — на время 2dT. В результате пакет 4 передаётся без коллизии. Тот же результат (бесконфликтное прохождение пакетов на выход мультиплексора) получен при асинхронном поступлении пакета 4 в порт 2 мультиплексора (Рис. 7 — Рис. 9).

Пакеты могут иметь разную длину, как показано на Рис. 8. Тогда элементы задержки рассчитываются на время прохождения одного (dT) и двух (2dT) пакетов максимальной длины.

Согласно [1], при увеличении числа входов мультиплексора соответственно увеличивается и необходимый набор задержек. Так, для трёхвходового мультиплексора нужны три элемента задержки: dT, 2dT и 3dT, для четырёхвходового — четыре элемента (dT — 4dT) и т. д.

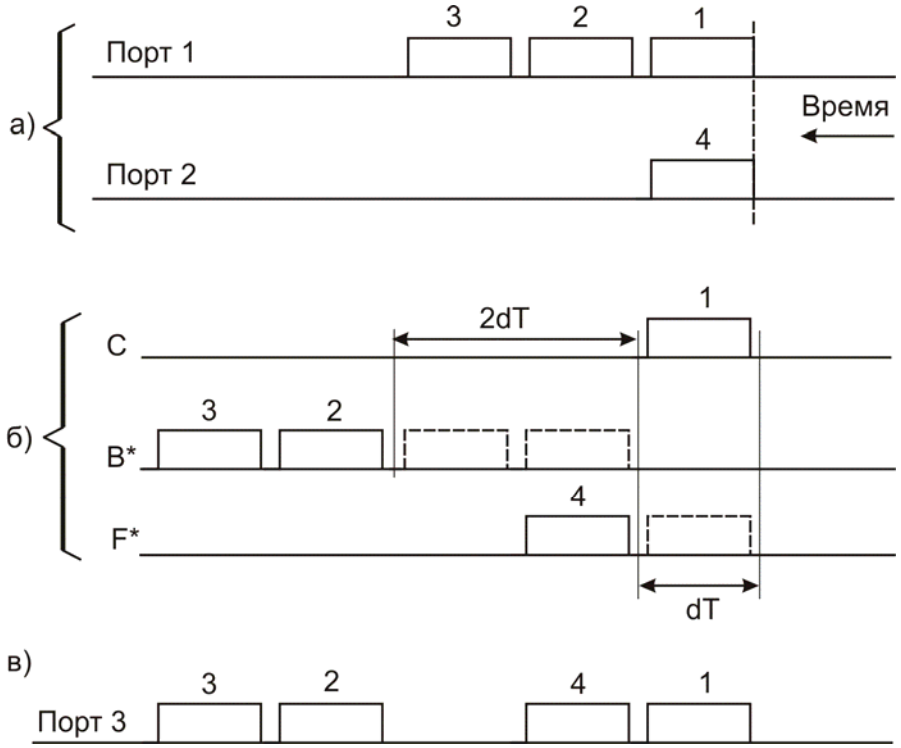

Рис. 6. Передача пакетов через мультиплексор, представленный на Рис. 5 (первая кодовая ситуация)

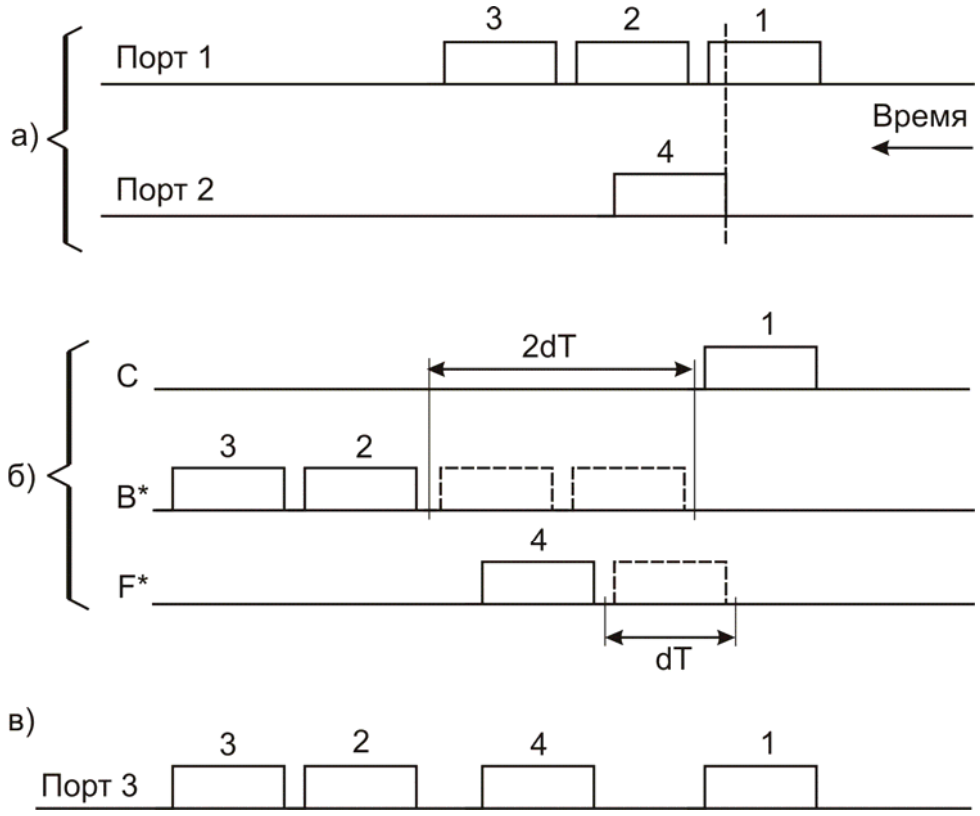

Рис. 7. Передача пакетов через мультиплексор, представленный на Рис. 5 (вторая кодовая ситуация)

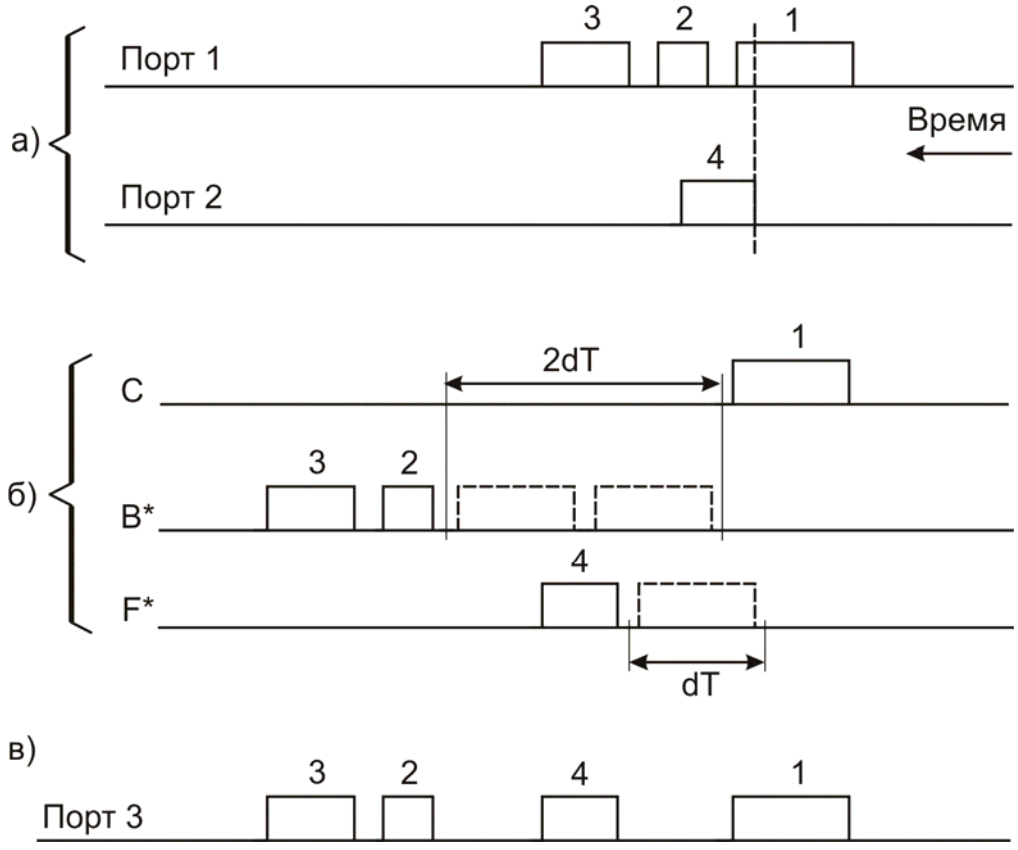

Рис. 8. Передача пакетов через мультиплексор, представленный на Рис. 5 (третья кодовая ситуация)

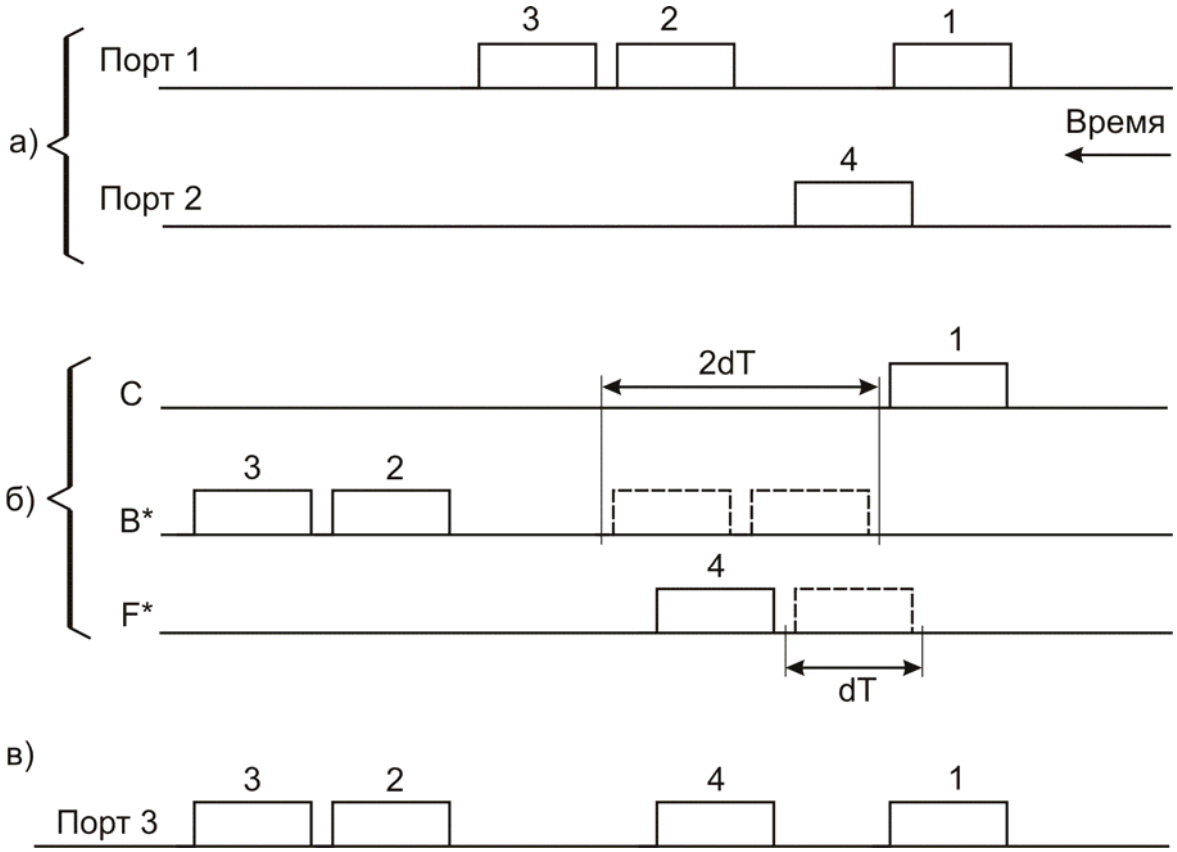

Рис. 9. Передача пакетов через мультиплексор, представленный на Рис. 5 (четвёртая кодовая ситуация)

ЛИТЕРАТУРА

1. Пат. заявка США 2006/0140629 A1 http://www.uspto.gov.